

新SPDT MOS FETリレーモジュール G3VM-66Mにより、 特性検査装置の長寿命化、実装面積削減、設計時間短縮を実現

概要

半導体デバイスや特性検査技術は、短期間で性能が急速に進化しています。それに伴いテストニーズが多様化して測定項目の追加や複雑化が進み、テスト回路設計に必要なコストが増加傾向にあります。そのため、特性検査装置(ATE)の総コスト削減が求められています。特性検査装置とハンドラーのインタフェース基板は、検査対象デバイスの多種多様な機能測定を実現するためや多チャンネル化のため、多くの接続回路で構成され、かつ最適化する必要があります。その結果、高密度実装が必要となり部品配置を含む基板設計の難易度が高まっています。

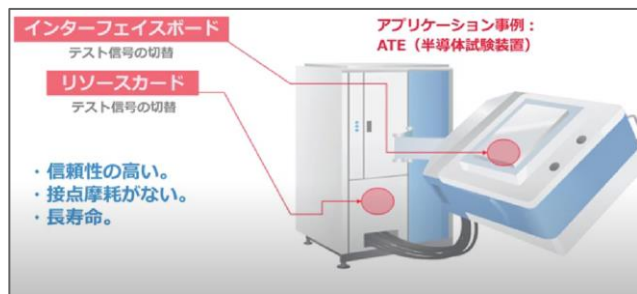


図1

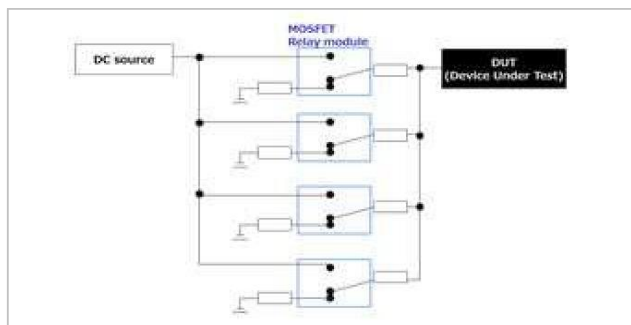


図2

ATEは機能モジュールで構成されています。例えば、機械的可動部、モーションコントロール部、電子制御部などです。装置内の「インタフェースボード」と「リソースカード」(図1)は、測定を制御する機能を担います。各種半導体デバイスのさまざまな機能を測定するため、基板回路上に多くの接続切替箇所があり、一般的にリードリレーやMOS FETリレーが使用されています。

ATEの測定回路の一例を(図2)に示します。測定に必要なDC電圧は、DC電源への接続点数によって異なります。デバイスの測定に高いDC電圧がある場合は、電源からの多くの接点をオンさせる必要があります。逆に低いDC電圧では、接点をオンさせる数を少なくする必要があります。この切り替えをリレーが行っています。

半導体デバイスの製品仕様に合わせて、測定回路が設計されるため、設計パターンは多種多様に渡ります。

開発紹介

半導体特性検査装置の測定回路設計では、限られた実装スペースに多数の電子部品を最適配置するため、多くの時間を費やします。また、リードリレーなど一部の部品には有接点による開閉寿命があり、定期的な交換が必要です。オムロンは、これらの課題を解決するため、SPDT構成に必要な部品を1つのパッケージに集約したMOSFETモジュール：形G3VM-66Mを開発しました。この新商品によりお客様に貢献いたします。

1. 設計リードタイムの削減
2. 実装面積の削減
3. 長寿命化

新SPDT MOS FETリレーモジュールG3VM-66Mにより、 長寿命化、実装面積削減、設計時間短縮を実現

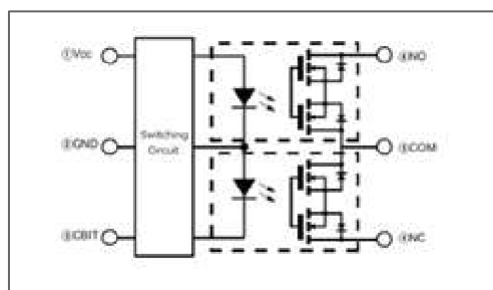


図3

オムロンの形G3VM-66Mは6ピンのデバイスです(図3)。ピン：①～③は入力側、ピン：④～⑥は出力側です。

- ① Vcc
- ② GND
- ③ CBIT
- ④ NO (ノーマリーオープン)
- ⑤ CCM
- ⑥ NC (ノーマリークローズ)

特長1：設計リードタイムの削減

接続切替箇所にもMOS FETリレーを採用することで、リードリレー使用時の課題であった定期的な交換メンテナンスの工数と費用を削減できます。ただし、MOS FETリレーを使用する場合、制御用の外付けの負荷抵抗や、検証のためのSPDT回路の配線パターンを設計する必要があります。

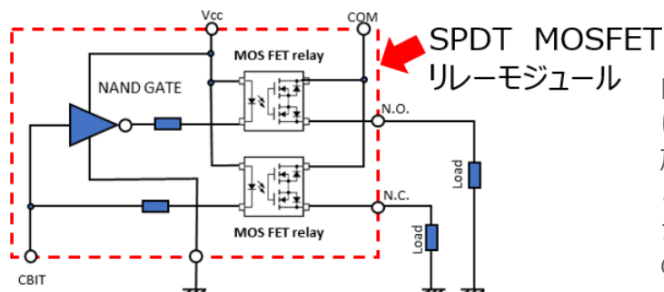


図4

MOS FETリレーを使って1c接点を実現するためには、部品選定を行い、複雑な配線をお客様にて実施して頂く必要性がありました。この課題解決のために、オムロンの新MOS FETモジュール：形G3VM-66Mでは、必要な機能を1つのモジュールに内包しております(図4)。こちらの商品をご採用頂く事で設計工数を減らし、お客様の設計サイクルの短縮化に貢献いたします。MOS FETモジュールのタイミング図はデータシートに記載されています。

特長2：実装面積の80%削減



図5

検査・計測技術への要求が一層高まっていく中で、測定回路がより複雑になり、検査チャネル数が増えることで、プリント基板への部品実装数が増加しています。このため、基板実装面積の削減は常に設計上の課題となっています。一般に、SPDT製品(6個の部品で構成)のフットプリントレイアウトは約250mm²*です。オムロンは 実装面積：50mm²という超小型MOSFETモジュールを開発し、約80%の実装面積の省スペース化と配線設計の容易化を実現しました。(図5)

* 2018年12月 当社調べ

新SPDT MOS FETリレーモジュールG3VM-66Mにより、 長寿命化、実装面積削減、設計時間短縮を実現

特長3：長寿命化

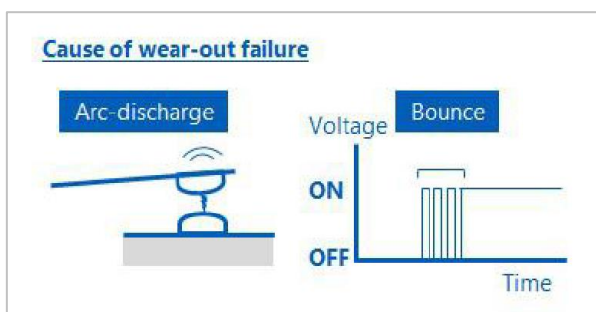


図6

リードリレーのような機械的接点を持つリレーは、同じ負荷条件であれば半導体素子よりもはるかに早く故障することは周知の事実です。この故障は、接点が接触しようとするときに接点間に発生するアーク放電が原因です。接点を開閉するとこのアークによって接点が摩耗し、溶着する可能性もあります。また、接点が閉じる際のバウンスが、過剰なアークの発生を引き起こし、接点故障を早める場合があります。(図6)

この新モジュールは半導体素子のため、機械的接点による故障の心配がなく、機械的接点のリレーに比べて製品寿命が非常に長くなっています。

その他の特長：高速開閉

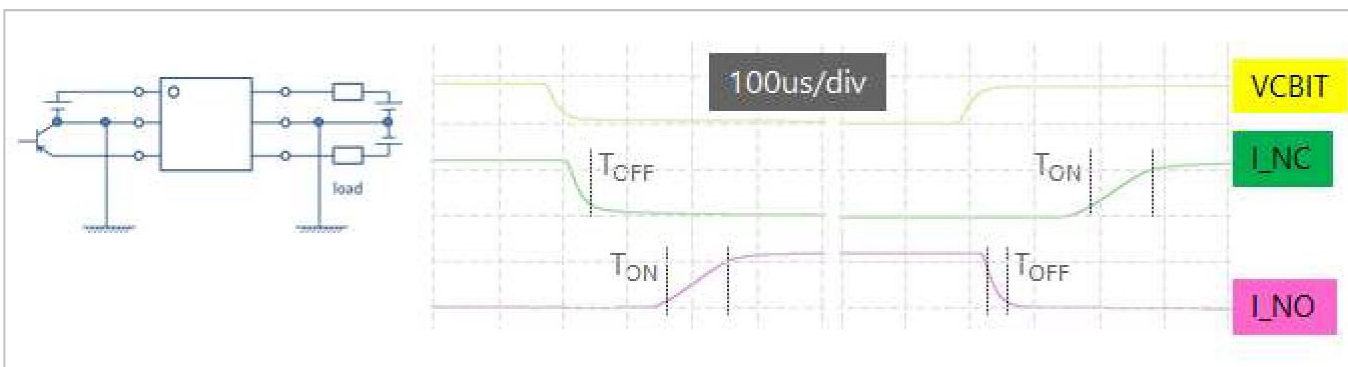


図7

検査装置に要求される機能が多くなると、検査時間は長くなります。そのため、検査コストを削減するには、検査効率を向上させることが重要です。オムロンの新モジュールは、一般的なリードリレーに比べ動作時間・復帰時間が

非常に短く、この高速スイッチングにより検査時間を大幅に短縮できます。(図7)

上図の左側に測定回路、右側にスイッチング波形を示します。データシートに記載のとおり、オムロンのモジュールはVcc定常入力でVCBITレベルを変化させて制御します。VCBIT電圧が低い場合、NCラインは瞬時にオフになり、NOラインはオンになります。逆にVCBIT電圧が高い場合、NOラインは直ちにオフになり、NCラインはオンになります。動作時間の実測値は、NOおよびNCの両ラインとも0.3ms以下、復帰時間はNOおよびNCの両ラインとも0.1ms以下です。オムロンのスイッチング時間は、ある程度の余裕をもって規定しており、製品仕様書では、動作時間と復帰時間がそれぞれ最大1.0msの規定値を満たすことを保証しています。

新SPDT MOSFETリレーモジュールG3VM-66Mにより、 長寿命化、実装面積削減、設計時間短縮を実現

その他の特長：低リーク電流

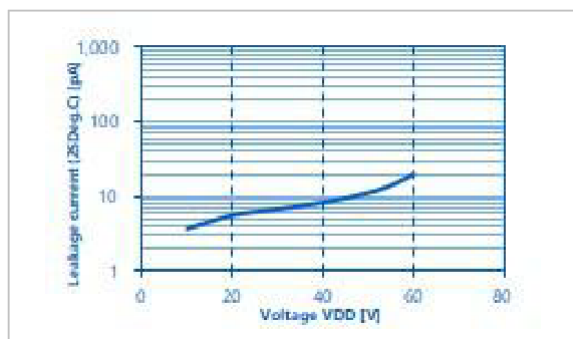


図8

MOS FETリレーを使用する際に懸念されるのは、システムの不具合の原因となるリーク電流です。しかし形G3VM-66Mは、図8に示すように良好なリーク電流特性を有しています。

グラフの横軸はVDD電圧、縦軸はリーク電流を示します。VDD電圧が最大負荷電圧に達した場合でも、リーク電流は極めて低い値となっています。製品仕様書の最大リーク電流の規定値は2nA以下です。この低リーク電流特性でお客様のアプリケーションの安定動作に貢献します。

その他の特長：異なる接続が可能

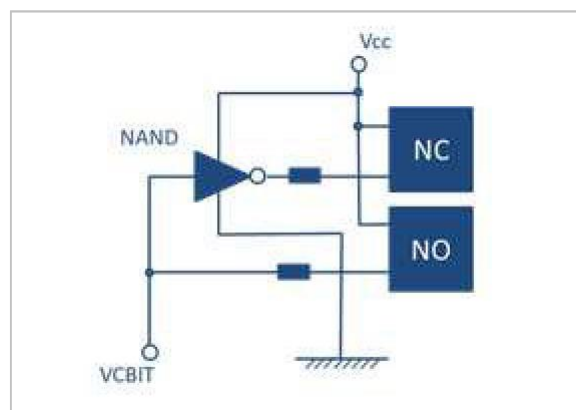


図9

形G3VM-66MにはC接点が1つあり、データシートに記載のとおり、VCBIT電圧を変えることで、出力ラインを切り替える機能があります。本MOS FETモジュールの入力側回路を(図9)に示します。この機能は、NAND型で実現しています。

Vccが定常的に入力されている状態でVCBIT電圧が高くなると、NANDは出力せずにGNDに接続されます。よって、Vcc入力によってNCラインが動作し、NOラインは動作しません。

逆に、Vccの定常入力状態で、VCBIT電圧を低くすると、NAND出力がHighになり、NCラインが切断され、NOラインが接続されます。

特記事項

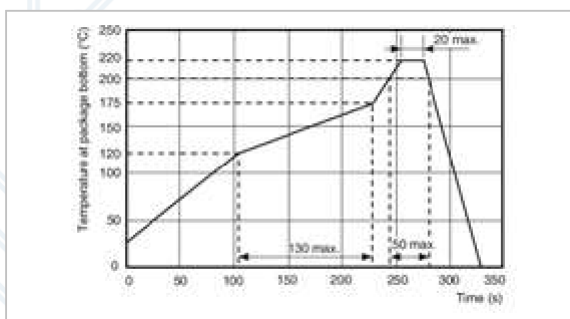


図10

はんだ付けについては、必ず推奨のはんだ付け条件にしたがってください。そうでない場合は、動作時に異常な発熱が起こり、内部部品が破損する恐れがあります。

推奨のはんだ付け温度条件を(図10)に示します。この温度範囲内で実施し、本体の温度上昇を極力抑えるようにしてください。

ご注文の前に当社Webサイトに掲載されている「ご注文に際してのご承諾事項」を必ずお読みください。

オムロン株式会社 エレクトロニクス&メカニカルコンポーネンツビジネスカンパニー

Webサイト

アメリカ

<https://components.omron.com/us-en/>

アジア・パシフィック

<https://components.omron.com/sg-en/>

韓国

<https://components.omron.com/kr-en/>

ヨーロッパ

<https://components.omron.com/eu-en/>

中華圏

<https://components.omron.com.cn/>

日本

<https://components.omron.com/jp-ja/>